

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-194685

(43)Date of publication of application : 15.07.1994

(51)Int.CI.

G02F 1/136

G02F 1/1335

(21)Application number : 04-229026

(71)Applicant : NEC CORP

(22)Date of filing : 28.08.1992

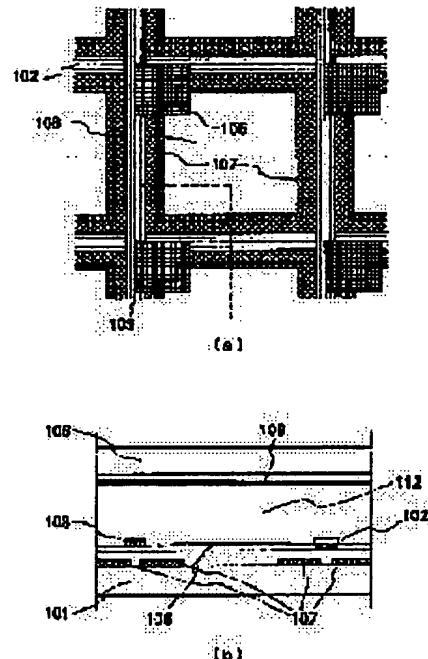
(72)Inventor : TAKAHASHI NOBUO

(54) ACTIVE MATRIX TYPE LIQUID CRYSTAL ELEMENT

(57)Abstract:

PURPOSE: To prevent the light leakage in boundary parts of picture elements and to simultaneously realize the suppression and concealment of abnormality in orientation of a liquid crystal generated at the peripheral edges of pixel electrodes without narrowing picture element apertures and without requiring the high accuracy of alignment in a stage for sticking substrates to each other.

CONSTITUTION: Opaque electrodes 107 are disposed in proximity to the circumferences of the pixel electrodes 106 and a liquid crystal driving voltage is applied between these electrodes and a counter electrode 109. The voltage to be applied to the opaque electrodes 107 is not limited to a square wave AC voltage and may be any voltages, insofar as the effective voltage generated with the counter electrode 109 exceeds the satd. voltage of a liquid crystal 112 and the voltage generated with the pixel electrodes 106 is below 1.6 times the effective voltage generated with the counter electrode 109. Existing wiring electrodes are utilizable addition to the electrodes to be freshly provided for the opaque electrodes 107. As a result, the abnormality in the orientation of the liquid crystal does not infiltrate in the inside of the picture elements any more and, therefore, the apertures are formable to a larger size.



LEGAL STATUS

[Date of request for examination] 28.08.1992

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2503845

[Date of registration] 02.04.1996

[Number of appeal against examiner's decision of rejection]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-194685

(43)公開日 平成6年(1994)7月15日

(51)Int.Cl.

G 0 2 F 1/136
1/1335

識別記号

5 0 0

庁内整理番号

9018-2K
7408-2K

F I

技術表示箇所

審査請求 有 請求項の数 1(全 7 頁)

(21)出願番号 特願平4-229026

(22)出願日 平成4年(1992)8月28日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 高橋 暢生

東京都港区芝五丁目7番1号日本電気株式
会社内

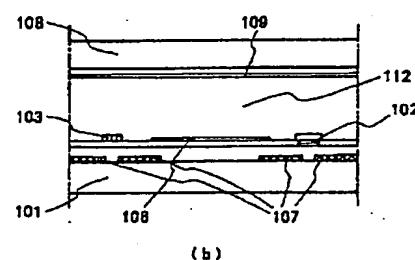
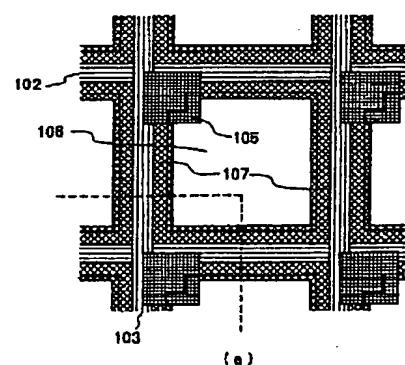
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 アクティブマトリクス型液晶素子

(57)【要約】 (修正有)

【目的】 画素境界部の光もれを防ぐと同時に画素電極周縁部に発生する液晶の配向異常を抑制及び隠べいすることを、画素開口部を狭めることなく、あるいは基板張り合わせ工程に高い位置合わせ精度を要求することなく実現する。

【構成】 画素電極106の周囲に不透明電極107を近接して配し、これと対向電極109との間に液晶駆動電圧を加える。この不透明電極107に加える電圧は、対向電極109との間に発生する実効電圧が液晶112の飽和電圧を越え、且つ画素電極106との間に発生する電圧が対向電極109との間に発生する実効電圧の1.6倍以下であれば、矩形波交流電圧に限らずいかなる電圧でも良く、この不透明電極107には新たに設ける電極のほか既存の配線電極も利用することができる。これにより液晶配向異常が画素内部に侵入しなくなるため、開口部を大きくすることができる。



【特許請求の範囲】

【請求項1】マトリクス状に配置された複数の画素電極並びにこれと接続するアクティブ素子及び配線を有する主基板と対向電極を有する対向基板との間隙に液晶材料が挟持されており電圧印加時に遮光状態となる液晶素子において、不透明な電極を画素間遮光層もしくはその一部として画素電極の周囲に近接して配置し、この電極に対向電極との間に少なくとも飽和液晶駆動電圧以上の実効電圧を生じ、かつ画素電極との間に発生する実効電圧が対向電極との間に発生する実効電圧の1.6倍以下となるような電位を与えることを特徴とする液晶素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、液晶を用いた表示素子及び光変調素子に関するものである。

【0002】

【従来の技術】液晶素子は表示素子もしくは光変調素子として精力的な研究開発が行われており、現在これを用いた直視型表示装置が広く用いられているほか、投射型表示装置などに適用されている。

【0003】上記液晶素子は一般に相対する2枚の電極板とこれに挟持された液晶材を基本構成要素として持つが、複数の画素を持つ液晶素子の場合双方の電極の大きさが異なることが多い。特にTFT（薄膜トランジスタ）などの能動素子をもつ液晶素子では一方の基板（主基板）に能動素子とこれに接続された画素電極が設けられ、他方の基板（対向基板）に一面共通の対向電極が設けられる。

【0004】図6(a)は一般的なアクティブマトリクス型液晶表示装置を成す主基板の画素部を拡大視したものであり、図6(b)は主基板と対向基板を組み合わせてTN(ツイスト・ネマチック)液晶を詰めることにより液晶表示装置としたものを、図6(a)における破線部の断面について示したものである。主基板601、対向基板608にそれぞれ透明な画素電極606及び対向電極609が形成され、その上に配向膜611が形成されており、これらの間にTN液晶材612が挟持されている。この種の素子は通常、液晶に駆動電圧を与えないときに光が透過し、電圧を与えたときに遮光する、いわゆるノーマリホワイトモードで利用される。こうした素子は画素電極の隙間では液晶を制御できないため、そのままでは画面全体の明暗比を上げることができない。また画素電極606の周縁部では電場の方向が電極に対して垂直でなくなるため液晶層に配向異常(ディスクリネーション等)が発生し、画像の焼き付き、残像といった表示不良の原因となる。

【0005】このため通常は何らかの遮光部が画素境界部に設けられる。一般には図6(b)のごとく対向基板上に画素間遮光層610を設け、透過光を制御できない境界部及びその近傍を画素開口部から隠べいすることが

行われる。また特に配向異常の現れ易い部位については画素間遮光層610の面積を広げる(特開平1-266512号公報)、あるいは画素電極606を拡大する(特開平2-13927号公報)といった手段により、問題となる箇所を重点的に隠べいすることも行われている。

【0006】

【発明が解決しようとする課題】液晶配向異常は電圧印加時に画素電極周縁部に発生し、ノーマリホワイトモードの液晶素子は電圧印加時に遮光することからこうした素子では開口面積を画素電極の大きさにまで広げることはできない。対向基板上に画素間遮光部を設けた場合、基板張り合わせ時のずれに相当する張り出し部分が必要となる。また画素電極に対して視野角も考慮せねばならず、画素電極の面積に対し開口面積を大幅に狭めなければならない。基板張り合わせ工程に高い位置合わせ精度が要求されればそれだけ製作が困難となる。投射型表示装置に用いる素子などでは視野角を考慮する必要が殆どないためそれを見込んで開口率を下げる必要はなくなるが、基板全体が小型化するため電極間隔が狭くなり電極間の相互作用が起こり易くなる結果、液晶配向異常が画素部分に発生しやすくなる。画素間遮光層を主基板上に設けた場合、画素電極との位置合わせはフォトリングラフィの精度で決定できるため容易に高精度が得られるものの、画素間遮光層と飽和電圧の印加された画素(オン画素)との間に横方向電界がかかると画素電極内部に液晶配向異常が発生する。以上の理由によりこの種の素子では光利用効率が上げられず、消費電力を増加させる原因となる。こうしたことから表示品位を落とさずに開口率を確保できる手段が要求され、更に基板張り合わせ精度を従来より極端に挙げずとも実現されることが望ましい。

【0007】本発明は上述の問題点を解決し、画素境界部の光もれを防ぐと同時に画素電極周縁部に発生する液晶の配向異常を隠べいすることを、画素開口部を必要以上に狭めることなく、あるいは基板張り合わせ工程に高い位置合わせ精度を要求することなく実現し、液晶素子の性能を向上させることを目的とする。

【0008】

【課題を解決するための手段】マトリクス状に配置された複数の画素電極並びにこれと接続するアクティブ素子及び配線を有する主基板と対向電極を有する対向基板との間隙に液晶材料が挟持されており電圧印加時に遮光状態となる液晶素子において、不透明な電極を画素間遮光層もしくはその一部として画素電極の周囲に近接して配置し、この電極に対向電極との間に少なくとも飽和液晶駆動電圧以上の実効電圧を生じ、かつ画素電極との間に発生する実効電圧が対向電極との間に発生する実効電圧の1.6倍以下となるような電位を与えることを特徴とする。

【0009】図1 (a) は本発明を用いたアクティブマトリクス型液晶表示装置における主基板の画素部を拡大したものです。図1 (b) は主基板と対向基板を組み合わせて液晶材を詰めた液晶表示装置を、図1 (a) における破線部の断面について示したものである。図1 (b) に示すように不透明な遮光電極107は主基板101上に設けられるため、画素電極106との位置合わせが、容易に高精度の得られるフォトリソグラフィで決定できる。また対向基板108に遮光層がないため基板張り合わせ時に高精度を要求されず、製作が容易になる。

【0010】また画素電極106と対向電極109の間に液晶駆動電圧が加えられ、かつ画素電極周囲近傍の液晶112に基板と垂直方向の駆動電圧が与えられない場合には横方向電界の影響で液晶配向異常が画素内に発生するが、画素電極106に近接して配した遮光電極107と対向電極109との間に少なくとも飽和液晶駆動電圧以上の電圧を与えることにより配向異常を抑止することができる。このとき遮光電極107と画素電極106との間に発生する実効電圧が遮光電極107と対向電極109との間に発生する実効電圧の1.6倍を越えるあたりから再び画素内に配向異常が発生するためこれを越えないような波形の電圧を与える必要がある。この電圧波形は矩形波交流電圧に限らず上記の条件を満たすものであればいかなる電圧波形でも適用可能である。

【0011】以上の作用により画素明暗比を低下することなく、また目合わせ精度を従来より改善せずとも開口率を向上することができる。

【0012】

【実施例】

(実施例1) 図2 (a) は本発明を用いたTFT (Thin Film Transistor: 薄膜トランジスタ) を用いた液晶表示装置の一実施例における主基板の画素部を拡大したものです。図2 (b) は主基板と対向基板を組み合わせて液晶材を詰めた液晶表示装置を、図2 (a) における破線部の断面について示したものである。主基板となるガラス基板201にはクロムからなる走査配線202、信号配線203、非晶質シリコンを用いた能動素子205、透明なITO (Indium Tin Oxide: 酸化インジウム錫) からなる画素電極206、さらにクロムからなる独立した不透明電極207を画素電極周囲の下部に絶縁層204を介してそれぞれ形成し、対向基板となるガラス基板208にはITOからなる対向電極209とクロムからなる画素間遮光層210を形成した。画素間遮光層210は基板間の目合わせが最大限限られても開口部にかからないような形状であり、不透明電極207により画素開口部の大きさを決めるよう設計されている。また不透明電極207は配線202, 203とは独立しており画素電極206と絶縁層204を挟んで約3μmの重なりを持つ。双

方の基板表面にポリイミド配向膜211を塗布、焼成し、それらを基板張り合わせ時に各基板表面における配向方向が互いにほぼ90°をなすような方向にラビングにより配向処理した後、約5μmの間隙を持つよう基板を張り合わせ、TN液晶材212を注入、封止して液晶表示素子を得た。

【0013】かかる素子において図7のごとく走査配線202に周波数120Hz、非選択時-5V、選択時25V、選択期間400分の1の走査電圧701、対向電極209に7Vのコモン電圧703を各々与え、信号配線203に周波数24kHz、中心電圧7V、振幅2~5Vの信号電圧を印加するいわゆる走査線反転駆動を行った。このとき画素電極に与えられる電圧は、一画面を走査するあいだ走査信号の選択期間中の信号電圧が保たれるため、周波数60Hz、中心電圧7V、振幅2~5Vの矩形波交流電圧704となる。なおここで液晶材212のしきい値駆動電圧は2V、飽和駆動電圧は5Vである。不透明電極207には信号電圧の最大電圧と同じ周波数24kHz、中心電圧7V、振幅5Vの矩形波交流電圧707を与えた。不透明電極207対向電極209の間にかかる実効電圧は飽和液晶駆動電圧5Vであるのに対し、不透明電極207と近接する画素電極206の間に約5.4~7.1Vの実効電圧がかかり、後者は前者の約1.4倍を越えることはない。このような駆動電圧を与えてノーマリホワイトモードにて表示を行ったところ、電圧印加時の画素内には液晶配向異常は全く観察されず、60μmピッチの画素で開口率40%以上、明暗比100:1以上の鮮明な画像を容易に実現することができ、本発明の効果が確かめられた。

【0014】さらに不透明電極207に走査配線電圧の非選択期間に相当する-5Vの直流電位を与えてみた。このとき不透明電極207と対向電極209の間には飽和液晶駆動電圧を大きく越える12Vの直流電圧が印加される。また不透明電極207と近傍する画素電極206の間に13Vの実効電圧がかかる。この場合にもやはり前述の例と同様の効果が確認された。

【0015】比較のため従来構造の液晶表示素子を作成して確認したところ開口率35%では明暗比が10:1以下となり100:1の明暗比を得るためにには開口率を15%以下まで落とさねばならなかった。

【0016】なお図2 (a) では不透明電極207は画素電極206周囲全体をとりまくよう配置されているが、必ずしもその必要はなく図3のごとく画像電極306においてラビングの始まる側の周辺近傍に設けることにより所定の効果を上げることが期待される。

【0017】(実施例2) 図4 (a) は本発明を適用したTFT液晶表示装置の他の実施例における主基板の画素部を拡大したものです。図4 (b) は主基板と対向基板を組み合わせて液晶材を詰めた液晶表示装置を、図4 (a) における破線部の断面について示したもので

ある。主基板401にはクロムからなる走査配線402、信号配線403、非晶質シリコンからなる能動素子405、ITOからなる画素電極406、さらに絶縁層404を介してクロムからなる不透明電極407をそれぞれ形成し、対向基板となるガラス基板408にはITOからなる対向電極409を形成した。ここで不透明電極407は走査配線402に沿って連続した複数の電極からなり、画素電極406の周縁部に約1μmの幅で重なりを持っている。双方の基板表面にポリイミド配向膜411を塗布、焼成し、それらを基板張り合わせ時に各基板表面における配向方向が互いにほぼ90°をなすような方向にラビングにより配向処理した後、約5μmの間隙を持つよう基板を張り合わせ、しきい値電圧2V、飽和電圧5VのTN液晶材412を注入、封止して液晶表示素子を得た。

【0018】かかる素子において実施例1と同条件で表示を行ったところ、80μmピッチの画素で開口率45%以上、明暗比80:1以上の鮮明な画像を容易に実現することができた。画素部を顕微鏡にて拡大観察したところ不透明電極と画素電極の境界部に液晶の配向異常に起因する光漏れが若干察されたもののその程度はごく軽微であり、本発明の効果が確かめられた。

【0019】さらに不透明電圧207に-5Vの直流電位を与えてみた。この場合にもやはり実施例1と同様の効果が確認された。

【0020】(実施例3)図5(a)は本発明を適用したTFT液晶表示装置のもう一つの実施例における主基板の画素部を拡大視したものであり、図5(b)は主基板と対向基板を組み合わせて液晶材を詰めた液晶表示装置を、図5(a)における破線部の断面について示したものである。主基板にはクロムからなる走査配線502、信号配線503、非晶質シリコンからなる能動素子505、ITOからなる画素電極506をそれぞれ形成し、対向基板508にはITOからなる対向電極509とクロムからなる画素間遮光層510を形成した。双方の基板表面にポリイミド配向膜511を塗布、焼成し、それらを基板張り合わせ時に各基板表面における配向方向が互いにほぼ90°をなすような方向にラビングにて配向処理した後、約5μmの間隙を持つよう基板を張り合わせ、しきい値電圧2V、飽和電圧5VのTN液晶材512を注入、封止して液晶表示素子を得た。

【0021】この画素は走査配線502の一部が蓄積容量電極を兼ねるいわゆるゲートストレージ型の構造を持つが、特に画素電極506においてラビングの始まる側に走査配線502と重なる部位がくるように各電極を配置しており、その部分が前述の実施例における画素電極に近傍する不透明電極に相当するような構造を持つ。

【0022】かかる素子において走査配線502に周波数120Hz、非選択時-5V、選択時25V、選択期間400分の1の走査電圧701、対向電極509に7

Vのコモン電圧703を各々与え、信号配線503に周波数24kHz、中心電圧7V、振幅2~5Vの信号電圧702を与える走査線反転駆動を行い、ノーマリホワイトモードにて表示を行った。この場合走査配線502と対向電極509の間には約12Vの電圧がかかり、走査配線502と画素電極506の間には約13Vの電圧がかかる。このような画素を駆動したところ、60μmピッチの画素で開口率40%以上、明暗比90:1以上の鮮明な画像を容易に実現することができた。

10 【0023】以上の実施例では走査配線、信号配線、画素間遮光部の各電極材料としてクロムを用いたが適する材料はこれに限らず、アルミ、モリブデン等の遮光性導電対であれば何を用いてもかまわず、また画素電極及び対向電極の材料は光透過成導電材料であればITOに限るものではなく、能動素子の材料は非晶質シリコンに限らず多結晶シリコンなど他の材料を用いてもかまわないのはそれぞれいうまでもない。

20 【0024】なおこれまでの説明は表示素子に関するものであるが、本発明による効果はこれに限るものではなく、例えばプリンタヘッドやイメージセンサ、あるいは光演算素子など液晶の光変調効果を利用した素子に適用する場合に有効である。

【0025】

【発明の効果】以上説明した通り、本発明を適用すれば、能動素子を持つ液晶素子において画素電極周縁部に発生する液晶の配向異常を抑制し、画素境界部の光もれを防ぐことが、画素開口部を狭めることなく高い位置合わせで可能となる。このことにより素子の光利用効率を下げることなく高品位の表示が実現でき、特に液晶表示素子を小型化高密度化する際に大きな利点となる。

【図面の簡単な説明】

【図1】本発明の概略を示す図である。

【図2】本発明の一実施例を示す概略図である。

【図3】図2の例に対して補足的な例を示す概略図である。

【図4】本発明の他の実施例を示す概略図である。

【図5】本発明の他の実施例を示す概略図である。

【図6】従来の液晶表示素子の例を示す概略図である。

【図7】本発明の実施例における各電極に与える電圧波形の概略図である。

【符号の説明】

101, 201, 401, 501, 601 主ガラス基板

102, 202, 402, 502, 602 走査配線

103, 203, 403, 503, 603 信号配線

204, 404 絶縁層

105, 205, 405, 505, 605 能動素子

106, 206, 306, 406, 506, 606 画素電極

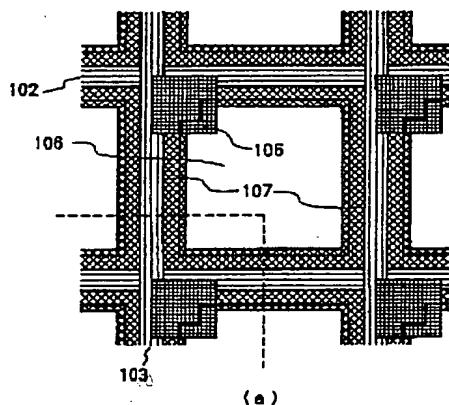
50 107, 207, 307, 407 不透明電極

108, 208, 408, 508, 608 対向ガラス基板
 109, 209, 409, 509, 609 対向電極
 110, 210, 510, 610 画素間遮光層
 211, 511, 611 配向膜
 112, 212, 512, 612 液晶層
 313, 513 主基板のラ
 ピング方向
 701 走査電圧

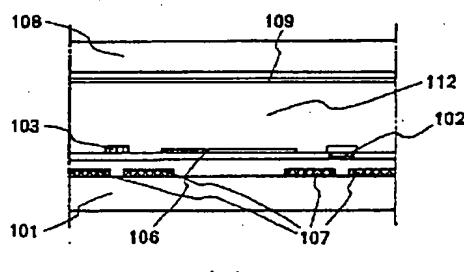
702
 703
 704
 705
 706
 707
 10 に与える電圧

信号電圧
 コモン電圧
 画素電極電圧
 画素電極電
 画素電極電
 不透明電極

【図1】

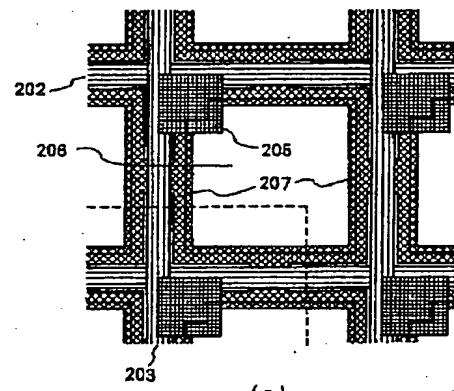


(a)

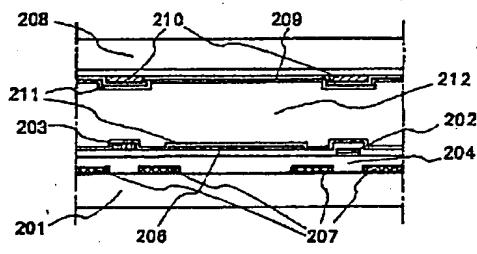


(b)

【図2】

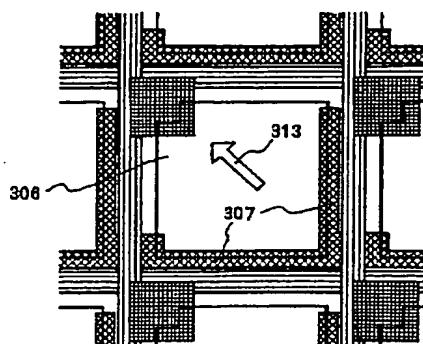


(a)

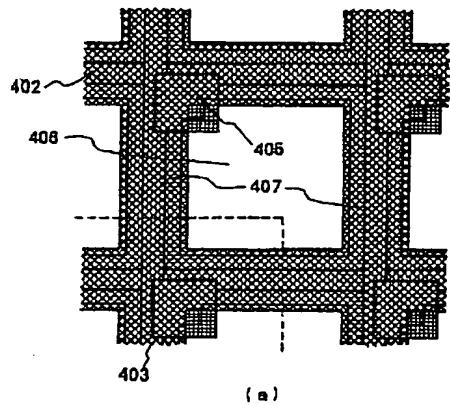


(b)

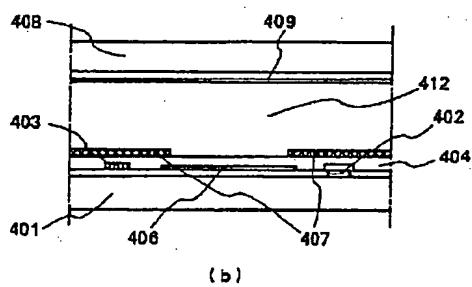
【図3】



【図4】

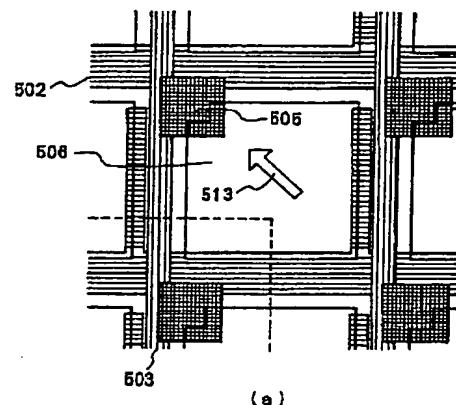


(a)

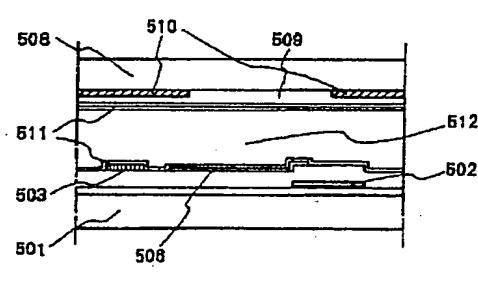


(b)

【図5】

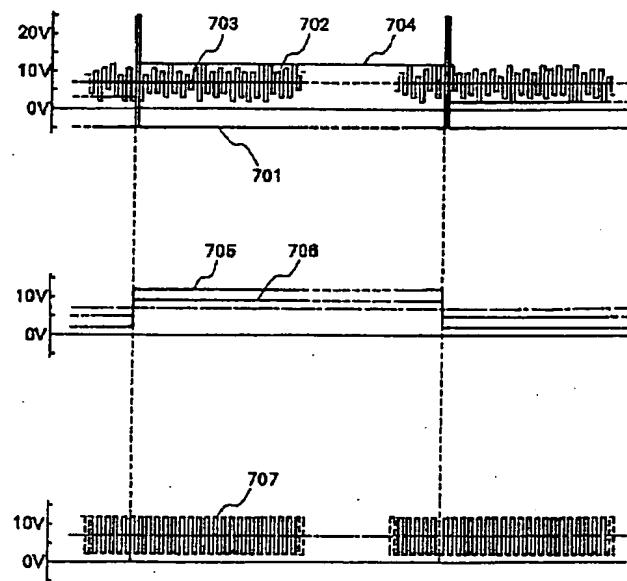


(a)



(b)

【図7】



【図6】

